

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-284106
 (43)Date of publication of application : 15.11.1989

(51)Int.Cl.

H03F 3/04
H03F 3/343

(21)Application number : 63-114098
 (22)Date of filing : 11.05.1988

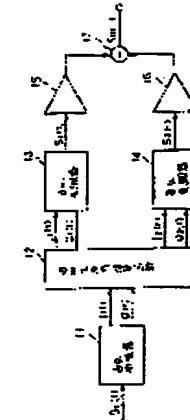
(71)Applicant : NIPPON TELEGR & TELEPH CORP <NTT>
 (72)Inventor : TOMISATO SHIGERU
 CHIBA KOJI
 MUROTA KAZUAKI
 HIRADE KENKICHI

(54) AMPLIFYING DEVICE

(57)Abstract:

PURPOSE: To realize the amplification of good power efficiency without deteriorating an out-band spectrum by dissolving a signal with envelope variation into the constant envelop modulated waves of two systems, and synthesizing these constant envelope modulated waves of two systems after amplifying them respectively.

CONSTITUTION: A waveform generating arithmetic means 12 inputs orthogonal-modulated signals $I(t)$, $Q(t)$, and outputs first orthogonal-modulated signals $I1(t)$, $Q1(t)$, and second orthogonal-modulated signals $I2(t)$, $Q2(t)$ respectively consisting of two orthogonal-modulated signal components. Here, the first orthogonal-modulated signals $I1(t)$, $Q1(t)$ and the second orthogonal-modulated signals $I2(t)$, $Q2(t)$ are generated so that an input signal is regenerated by synthesizing them. Two orthogonal-modulated means 13, 14 modulate carrier waves by orthogonal-modulated signals to which they correspond respectively, and output the constant envelope modulated waves $S1(t)$, $S2(t)$ of two systems, and after being amplified by amplifying means 15, 16 to operate in the saturation area of the high power efficiency, they are summed by a synthesizing means 17, and an output signal is obtained. Thus, a signal wave with the envelope variation can be amplified as holding its linearity and keeping the high power efficiency.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

図のように、位相ペラメータ $\alpha(t)$, $\beta(t)$ と位相 $\phi(t)$

, $\phi_1(t)$, $\phi_2(t)$ との間で上述の関係 (式(11)～(14))

が成立されれば、定包絡線変調波 $S_1(t)$ および

$S_2(t)$ を計算することにより、信号波 $S(t)$ を合成する

ことができる。また、2系統の定包絡線変調波の直交変

調信号 $I_1(t)$, $I_2(t)$, $I_3(t)$, $Q_1(t)$ を、信号波 S

(式(15)～(18)) で表すと以下のように

なる。

直交変調信号 $I_1(t)$, $Q_1(t)$, $I_2(t)$, $Q_2(t)$ を示す式

(7)～(10)にそれぞれ (11) および (12) を代入して、以下

の式(15)～(18)を得る。

式(15)～(18)を代入することにより、上記の式(2)～(4)および式(1)

式(5)～(7)を代入することにより、定包絡線変調波 S

, $S_1(t)$ の直交変調信号 $I_1(t)$, $Q_1(t)$, $I_2(t)$, $Q_2(t)$ は、以下の式(19)～(22)で表すことができる。

$I_1(t) = I(t) / 2 + Q(t) \cdot K(t) \dots (19)$

$Q_1(t) = Q(t) / 2 - I(t) \cdot K(t) \dots (20)$

$I_2(t) = I(t) / 2 - Q(t) \cdot K(t) \dots (21)$

$Q_2(t) = Q(t) / 2 + I(t) \cdot K(t) \dots (22)$

ここで、パラメータ $K(t)$ は、 $I(t)$, $Q(t)$ および包

絡線変調波 $S_1(t)$, $S_2(t)$ の乗算入を用いて、次の式(2

3) で表される。

$K(t) = (A_1 / (I(t)^2 + Q(t)^2) - 1 / 4)^{1/2} \dots (2$

3))

上記した前提に基づいて構成されている本発明の実施例

につき、図面によって以下説明する。

第1図において、直交変換器11は、上記式(1)で表さ

れる信号波 $S(t)$ を直交変換して、式(2), (3) で表さ

れる直交変調信号 $I_1(t)$, $Q_1(t)$ を取り出す。

直交変換用包絡回路12は、この直交変調信号 $I_1(t)$, $Q_1(t)$ を用いて、上記式(19)～(22)で表される2系統

の直交変調信号 $I_1(t)$, $Q_1(t)$ および $I_2(t)$, $Q_2(t)$ を

生成する。

第1図は、第1図に示した実施例における波形生成用回路

基回路の構成図である。

波形生成用回路基回路1-2に入力された信号波 $S(t)$ の

直交変調信号 $I_1(t)$, $Q_1(t)$ は、それぞれデジタルアナ

ログ (A/D) 变換器3-1, 3-2によってデジタル信号

$I_1(t)$ および $Q_1(t)$ に変換され、読み出し専用メモリ (ROM)

本発明は各種の变形態態があることは当業者であれば

容易に推測できるであろう。

【発明の効果】

上述のように、本発明によれば、包絡線変調波を有する

信号波を2系統の定包絡線変調波に分解し、それぞれの

定包絡線変調波を増幅した後に合成することにより、包

絡線変調波を有する信号波を新形態を保持し、かつ、高い

電力効率を持って増幅することができる。

【図面の簡単な説明】

第1図は本発明の一実施例による增幅装置の構成プロ

ク図。

第2図は信号波と定包絡線変調波との関係の説明図。

第3図は第1図に示した実施例による波形生成用回路

路の構成図である。

図において、

1.1は直交変換器、

1.2は波形生成用演算回路、

1.3, 1.4は直交変調器、

1.5, 1.6は増幅器、

1.7は合成器、

3.1, 3.2はアナログ-デジタル (A/D) 変換器、

3.3, 3.4, 3.5, 3.6は読み出し専用メモリ (ROM)、

M1、

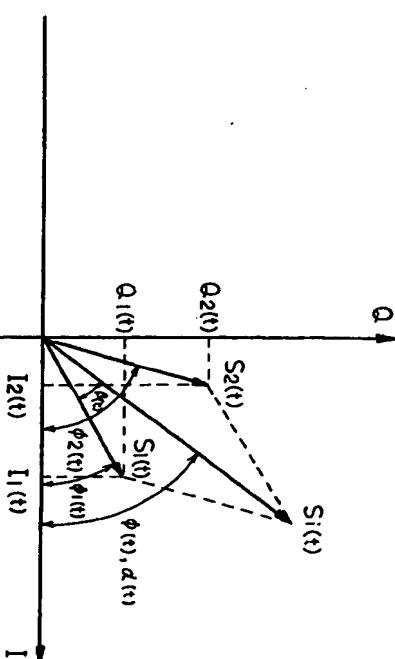
3.7, 3.8, 3.9, 4.0はデジタル-アナログ (D/A)

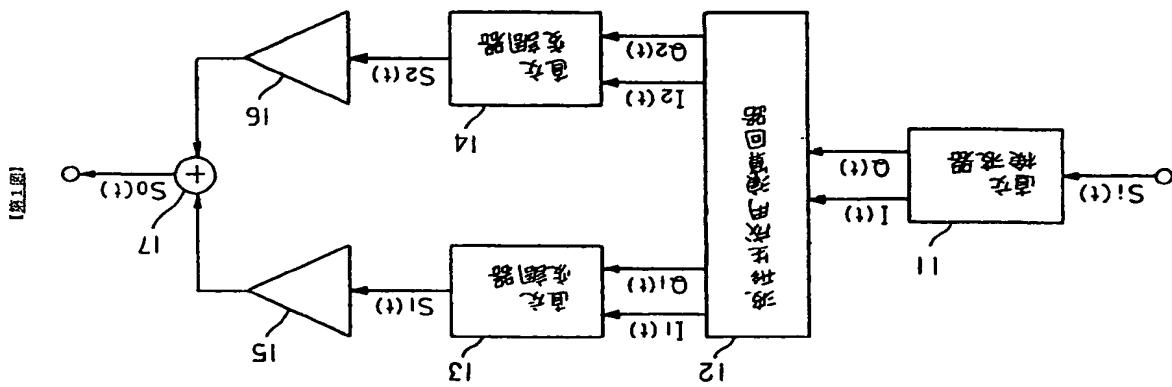
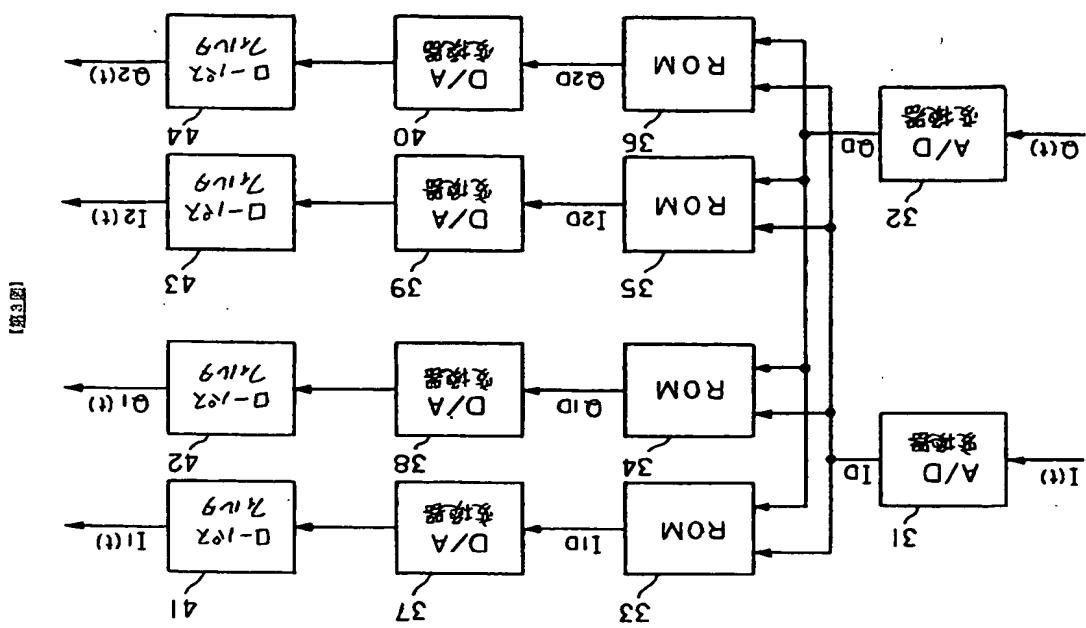
変換器、4.1, 4.2, 4.3, 4.4はローバスフィルタである。

【第1図】

【第2図】

【第3図】





(7)

特公平6-22302

フロントページの焼き

(72)発明者 平出 貴吉

東京都千代田区内神田1丁目1番6号

本職:情報表示学会会員

参考官 中村 和男

(56)参考文献 特開 平1-109909 (J.P., A)

